

CLIPPEDIMAGE= JP408222682A

26
BEST AVAILABLE COPY

PAT-NO: JP408222682A

DOCUMENT-IDENTIFIER: JP 08222682 A

TITLE: LEAD FRAME AND MANUFACTURING METHOD THEREOF

PUBN-DATE: August 30, 1996

INVENTOR-INFORMATION:

YAMADA, JUNICHI
KAMI, TOMOE
SASAKI, MASARU

ASSIGNEE-INFORMATION:

NAME
DAINIPPON PRINTING CO LTD

COUNTRY
N/A

APPL-NO: JP07047919

APPL-DATE: February 14, 1995

INT-CL (IPC): H01L023/50;H01L021/60

ABSTRACT:

PURPOSE: To provide a lead frame adaptable to multi-terminal design of semiconductor devices and after-process such as assembling and mounting steps by making one face of the top end of each inner lead parallel to the faces of other parts thereof and the other three faces thereof recessed.

CONSTITUTION: A lead frame 10 for resin-sealed semiconductor devices mounts a semiconductor element on inner lead tip parts 11A through bumps and electrically connects it to external circuits by outer leads 12 integrated with inner leads 11. The tip part 11A is thinner than other parts of the frame 10 and nearly rectangular in cross-section. One face of the

part 11A is parallel
to other parts faces of the frame 10 and other three faces
of the lead 11 are
made recessed.

COPYRIGHT: (C)1996, JPO

(51) Int. Cl. ⁶	識別記号	国内整理番号	F I	技術表示箇所
H 0 1 L 23/50			H 0 1 L 23/50	U
				A
21/60	3 1 1		21/60	3 1 1 R

(21) 出願番号 特願平7-47919
(22) 出願日 平成7年(1995)2月14日

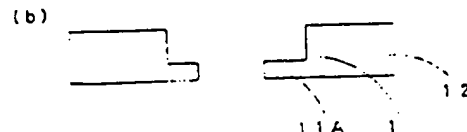
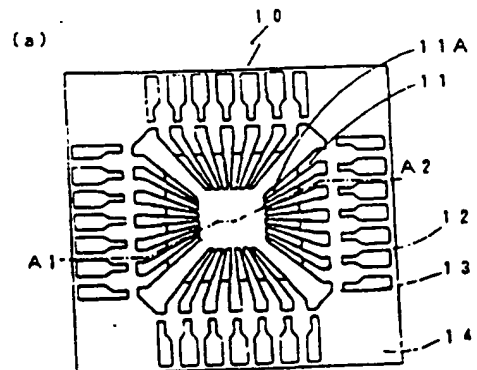
(71) 出願人 000002897
大日本印刷株式会社
東京都新宿区市谷加賀町一丁目1番1号
(72) 発明者 山田 淳一
東京都新宿区市谷加賀町一丁目1番1号
大日本印刷株式会社内
(72) 発明者 上 智江
東京都新宿区市谷加賀町一丁目1番1号
大日本印刷株式会社内
(72) 発明者 佐々木 賢
東京都新宿区市谷加賀町一丁目1番1号
大日本印刷株式会社内
(74) 代理人 弁理士 小西 淳夫

(54) 【発明の名称】 リードフレームおよびその製造方法

(57) 【要約】

【目的】 半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できる高精細なリードフレームを提供する。

【構成】 半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する。樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されている。



【請求項１】 半導体素子をパッケージを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の１面はリードフレームの他の部分の面に平行で、前記インナーリードの他の３面は凹状に形成されていることを特徴とするリードフレーム。

【特許項下】 半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードに一体となつて包設したアウトワートリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであつて、半導体素子をバンプを介して搭載するインナーリード先端部は、板厚をリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、前記インナーリード先端部の上面はリードフレームの他の部分の面に平行で、前記インナーリードの他の上面は凹状に形成されていることを特徴とするリードフレームをエッチングプロセスによって作製する方法であつて、少なくとも順に、

(A) リードフレーム素材の内面に感光性レジストを塗布する工程。

(B) 前記リードフレーム素材に対し、一方の面は、少なくとも半導体基板上をバンプを介して搭載するインナーリード先端部形成領域において平坦状に腐蝕するためのパターンが形成されたパターン版にて、他方の面は、インナーリード先端部形状を形成するためのパターンが形成されたパターン版にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程。

(C) 少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面膜から腐蝕液による第一のエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量だけエッチング加工して止める工程。

(1) インナーリード先端部形状を形成するためのパターンが形成された面側の陽極された部分に、耐エッチング性のあるエッチング抵抗膜を埋め込む工程。

(E) 平坦状に腐蝕するためのパターンが形成された面側から、腐蝕液による第二のエッチング加工を行い貫通孔を形成し、ソーリット入端部を形成する工程。

(下)上記エポキシ樹脂糊、樹脂膜を剥離し、洗
浄する工程、を含むことを特徴とするリードフレームの
製造方法

【 記 述 者 名 氏 姓 名 】

【 参 考 文 献 】

[147] [1991-92] 4-3 P.L. 104-227, 111

介してインナーリード先端部に搭載するための樹脂封止型半導体装置用リードフレームとその製造方法に関する。特に、フリップチップ法により半導体素子をインナーリード先端部に搭載するためのリードフレームに関する。

【0002】

【従来の技術】従来より用いられている樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）

は、一般に図6 (a) に示されるような構造であり、半導体装置6Cは、半導体素子を42%ニッケル-鉄合金等からなるリードフレームに搭載した後に、樹脂6Dにより封止してパッケージとして用いる。半導体素子6Aの

必要とするものである。そして、半透性膜丁を1を搭

するダイバッド部62や周囲の回路との電気的接続を
うためのアウターリード部64、アウターリード部6
に一体となったインナーリード部63、該インナーリ

下部63の先端部と半導体素子61の電極パッド66を電氣的に接続するためのワイヤ67。半導体素子6

を封止して外界からの能力、汚染から守る樹脂の層が
なっている。このようなリードフレームを利用した

脂封止型の半導体装置（プラスチックリードフレームパッケージ）においても、電子機器の軽薄短小化の潮流

[illegible]

イ. 特にQFP (Quad Flat Pack) 及びUTQFP (Thin Quad Flat Pack) 及びBGA (Ball Grid Array) 等の半導体実装技術が著しく進歩

てきた。上記の半導体装置に用いられるリードフレーム

は、風船などのようにフイロがフワフワと膨らむ性質がある。これは、
ラバー加工方法により作製され、微細でないものはフ
ィーによる割れや変形による作製されるのが一般的であ

たが、このような半導体装置の多ピン化に伴い、リード

進み、微細なものに対しては、プレスによる打ち抜き方法によらず、リードフレーム部材の板厚が0.25mm

程度のものを用い、エッチング加工で対応してきた。このエッチング加工方法の工程について以下、図5に基

いて簡単に述べておく。先ず、鋼合金もしくは42%ニッケル-鉄合金からなる厚さ0.25mm程度の薄板

(リードフレーム素材51)を十分洗浄(図5(二))した後、重クロム酸カリウムを感光材とした水溶性の

インレジスト等のフオトレジスト52を該薄板の片面に付着に塗布する。(図5(1))

次に、所定のパターンが形成されたマスクを介して、
圧入材料でレンズ上部を露光した後、所定の現像液で

感光性レジストを現像して、図5 (c) のレジストパターンを形成し、硬膜処理、洗浄処理等を経て、

1. 证明：若 $f(x)$ 在 $[a, b]$ 上连续，且 $f(a) = f(b)$ ，则存在 $\xi \in (a, b)$ ，使得 $f'(\xi) = 0$ 。

version: 1.03.0000

51)に吹き付け所定の寸法形状にエッチングし、乾燥させる。(図5(d))

次いで、レジスト膜を剥膜処理し(図5(e))、洗浄後、所定のリードフレームを得て、エッチング加工工程を終了する。このように、エッチング加工等によって作製されたリードフレームは、更に、所定のエリアに銅メッキ等が施される。次いで、洗浄、乾燥等の処理を経て、インナーリード部を固定用の接着剤付きポリイミドテープにてテーピング処理したり、必要に応じて所定の量タブ吊りバーを曲げ加工し、ダイパッド部をダウンセットする処理を行う。しかし、エッチング加工方法においては、エッチング液がエッチング液の添加方向の他に板幅(面)方向にも進むため、その微細化加工にも限度があるのが一般的で、図5に示すように、リードフレーム素材の両面からエッチングするため、ラインアンドスペース形状の場合、ライン間隔の加工限度幅は、板厚の50~100%程度とされている。又、リードフレームの後工程等のアウターリードの強度を考えた場合、一般的には、その板厚は約0.125mm以上必要とされている。この為、図5に示すようなエッチング加工方法の場合、リードフレームの板厚を0.15mm~0.125mm程度まで薄くすることにより、ワイヤボンディングのための平坦幅が少なくとも70~80μm必要であることより、0.165mmピッチ程度の微細なインナーリード部先端のエッチングによる加工を達成してきたが、これが限度とされていた。

【0003】しかしながら、近年、樹脂封止型半導体装置は、小パッケージでは、電極端子であるインナーリードのピッチが0.165mmピッチを経て、既に0.15~0.13mmピッチまでの狭ピッチ化要求がでてきた事と、エッチング加工において、リード部材の板厚を薄した場合には、アセンブリ工程や実装工程といった後工程におけるアウターリードの強度確保が難しいという点から、単にリード部材の板厚を薄くしてエッチング加工を行う方法にも限界が出てきた。

【0004】これに対応する方法として、アウターリードの強度を確保したまま微細化を行う方法で、インナーリード部分をハーフエッチングもしくはプレスにより薄くしてエッチング加工を行う方法が提案されている。しかし、プレスにより薄くしてエッチング加工をおこなう場合には、後工程における精度が不足する(例えば、めっきエリアの平坦性)、ボンディング、モールディング時のクランプに必要なインナーリードの平坦性、寸法精度が確保されない、製版を2度行なわなければならない等製造工程が複雑になる、等問題点がある。そして、インナーリード部分をハーフエッチングにより薄くしてエッチング加工を行う方法の場合にも、製版を2度行なわなければならない等製造工程が複雑になるという問題点がある。従って、実用化が、困難である。

【0005】一方、樹脂封止型半導体装置の多端子化に対応すべく、上記のリードフレームを用いて半導体素子の端子部とリードフレームのインナーリード先端部とをワイヤボンディングする方法とは異なる、半導体素子をバンパを介して外部回路と接続するための導体上に搭載するフリップチップ法が提案されている。この方法は、一般には図7に示すように、セラミック材料よりなる基板73上に配線(インナーリード)72を配し、その配線(インナーリード)72の電極部(インナーリード先端部)72A上に半導体素子70をバンパ71を介して搭載するものである。しかしながら、この方法の場合、配線72の電極部72Aと半導体素子70の端子部72Aとを組み合わせる時にバンパ71が電極部72Aよりズレてしまい、電気的接続がうまくいかないという問題点があり、このフリップチップ法により、リードフレームのインナーリード先端部に半導体素子を搭載した、樹脂封止型半導体装置も考えられたが、特に高精度なリードフレームを用いたものは実用に至っていない。

【0006】

【発明が解決しようとする課題】このように、樹脂封止型半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できるリードフレームが求められていた。本発明は、このような状況のもと、半導体装置の多端子化に対応でき、且つ、後工程にも対応できる高精度なリードフレームを提供しようとするものであり、又、そのような高精度なリードフレームの製造方法を提供しようとするものである。

【0007】

【課題を解決するための手段】本発明のリードフレームは、半導体素子をバンパを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されていることを特徴とするものである。また、本発明のリードフレームの製造方法は、半導体素子をバンパを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、半導体素子をバンパを介して搭載するインナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、前記インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されていることを特徴とするものである。また、本発明のリードフレームの製造方法は、半導体素子をバンパを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、半導体素子をバンパを介して搭載するインナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、前記インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されていることを特徴とするものである。

【０００８】本発明のリードフレームの製造方法は、半導体装置の多端化に対応したエッチングプロセスによる加工方法であり、第一のエッチング加工により、少なくとも、インナーリード先端部形状を形成するための所定形状の開口部をもつレジストパターンが形成された面側の腐蝕されたインナーリード先端部形成領域に、インナーリード先端部の（平面的な意味での）外形形状を実質的に形成してしまうものである。したがって、第一のエッチング加工において、所定量だけエッチング加工して止めるとは、インナーリード先端部の外形形状を実質的に形成できる量のエッチング加工でとめるという意味である。そして、第二のエッチング加工により腐蝕形成された、インナーリード先端部形状を形成するためのレジストパターンが形成された面側の腐蝕された部分に、腐蝕加工性のあるエッチング抵抗層を埋め込むことにより、第一のエッチング加工によって形成されているインナーリード先端部形状を保持しながら、平坦状に腐蝕させるため、インナーリード形成された面側の平坦な腐蝕面を形成する。よって、エッチング加工により、インナーリード間

【実施例】本発明のリードフレームの製造例を図に示して説明する。図1は本実施例リードフレームの平面外観、図2(a)は図1(b)のA-A'線における断面図で、図2(b)は図2(a)のB-B'線における断面図を示したもので、図2(c)は図2(a)のC-C'線における断面図を示したものである。図1に示すリードフレームは、図2(a)に示すように、

中、10はリードフレーム、11はインナーリード、11Aはインナーリード先端部、12はアウターリード、13はダムバー、14はフレーム部を示している、本実施例のリードフレームは、図1(a)に示すように、半導体素子をバンプを介して搭載するための図1のインナーリード先端部11Aを有するインナーリード11と、該インナーリード11と一体となって連結された外部回路と接続するためのアウターリード12、樹脂封止の際の樹脂の流出を防ぐためのダムバー13等を有するもので、42%ニッケル-鉄合金を素材とした、一体ものである、インナーリード先端部11Aの厚さは40 μ m、インナーリード11の幅は0.15mm、インナーリード11のピッチは0.12mmと、図6(a)に示す半導体装置に用いられている従来のワイヤボンディングを用いた多ピン(小ピッチ)のリードフレームと比べて、狭いピッチである、本実施例のリードフレームのインナーリード先端部11Aは、断面が図2(c)、図2(d)に示すように、半導体素子搭載面側と半導体素子搭載面を挟む両側の面を凹状に形成している、半導体素子搭載面側が凹状であることによりバンプ部がインナーリード先端部11Aの面内に乗り易く、位置ズレが発生してもバンプと先端部が接続しやすい形状である、インナーリード先端部11Aの3面を凹状にしていることにより、機械的にも強いものとしている、

【0011】本実施例のリードフレームを用いた樹脂封止型の半導体装置の作製には、半導体素子の端子部との接続にワイヤボンディングを行わず、バンプによる接続を行うものであるが、樹脂の封止、ダムバーの切除等の処理は、基本的に通常のリードフレームを用いてワイヤボンディング接続を施した半導体装置と同じ処理を行うことができる、図6(b)は、本実施例リードフレームを用いた樹脂封止型半導体装置の概略構成を示した断面図である、

【0012】本発明のリードフレームの製造方法の実施例を以下、図にそって説明する、図4は本発明の実施例リードフレームの製造方法を示すための、半導体素子をバンプを介して搭載するインナーリード先端部を含む要部における各工程断面図であり、ここで作製されるリードフレームを示す平面図である図43(a)のC1-C2部の断面部についての製造工程図である、図4中、41はリードフレーム素材、42A、42Bはレジストパターン、43は第一の開口部、44は第二の開口部、45は第一の凹部、46は第二の凹部、47は平坦表面、48はエッチング抵抗膜、19はインナーリード先端部を示す、まず、42%ニッケル-鉄合金からなり、厚みが0.15mmのリードフレーム素材11の内面に、重クロム酸カリウムを感光剤とした水溶性レジスト12を塗布した後に、レジストパターン42を用いて所定形状の第一の開口部43、第二の開口部44を形成する、

ターン42A、42Bを形成した、(図4(a))
第一の開口部43は、後のエッチング加工においてリードフレーム素材41をこの開口部からベタ状に腐蝕するためのもので、レジストの第二の開口部44は、リードフレームの半導体素子をバンプを介して搭載するインナーリード先端部の形状を形成するためのものである、第一の開口部43は、少なくともリードフレーム41のインナーリード先端部形成領域を含むが、後工程において、デベリングの工程や、リードフレームを固定するクランプ工程で、ベタ状に腐蝕された部分的に薄くなった部分との段差が邪魔になる場合があるので、エッチングを行う際にはインナーリード先端部の領域は第一の開口部43に比べて大きめにとる必要がある、次いで、液温57 $^{\circ}$ C、濃度48Beの塩化第二鉄溶液を用いて、スプレー圧2.5kg/cm 2 にて、レジストパターンが形成されたリードフレーム素材41の両面をエッチングし、ベタ状(平坦状)に腐蝕された第一の凹部45の深さがリードフレーム素材の1/3に達した時点でエッチングを止めた、(図4(b))

この段階で、図4(c)に示すインナーリード先端部49部の(平面的な意味での)外形形状が実質的に作られている、上記第1回目のエッチングにおいては、リードフレーム素材41の両面から同時にエッチングを行ったが、必ずしも両面から同時にエッチングする必要はない、少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターン42Bが形成された面側から腐蝕液によるエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量エッチング加工し止めることができれば良い、本実施例のように、第1回目のエッチングにおいてリードフレーム素材41の両面から同時にエッチングする理由は、両面からエッチングすることにより、後述する第2回目のエッチング時点を短縮するためで、レジストパターン42B側からのみの片面エッチングの場合と比べ、第1回目エッチングと第2回目エッチングのトータル時間が短縮される、次いで、第二の開口部44側の腐蝕された第二の凹部46にエッチング抵抗膜48としての耐エッチング性のあるホットメルト型ワックス(サ・インクテック社製の融ワックス、型番M12-WB6)を、ダイコータを用いて、塗布し、ベタ状(平坦状)に腐蝕された第二の凹部46に埋め込んだ、レジストパターン42B上し該エッチング抵抗膜48に塗布された状態とした、(図4(d))

エッチング抵抗膜48を、レジストパターン42B上全面に塗布する必要はないが、第二の凹部46を含む部分にのみ塗布することは好ましい、図1(c)に示すように、第二の凹部46をともな、第二の開口部44側全面にエッチング抵抗膜48を塗布した、本実施例に使用したエッチング抵抗膜48は、アルカリ、溶剤、酸、塩素系腐蝕液に耐えるが、

ング時にある程度の柔軟性のあるものが、好ましく、特に、上記ワックスに限定されず、いい種化型のものでも良い。このようにエッチング抵抗層48をインナーリード先端部の形状を形成するためのパターンが形成された面側の腐蝕された第二の凹部46に埋め込むことにより、後工程でのエッチング時に第二の凹部46が腐蝕されて大きくならないようにしているとともに、高精細なエッチング加工に対しての機械的な強度補強をしておき、スプレー圧を高く(2.5kg/cm²)とすることができ、これによりエッチングが深さ方向に進行し易くなる。この後、へた状(平坦状)に腐蝕された第一の凹部45形成面側からリードフレーム素材41をエッチングし、貫通させ、インナーリード先端部49を形成した。(図4(d))

この際、インナーリード先端部のエッチング形成面49Sはインナーリード側にへこんだ凹状になる。また、先の第1回目のエッチング加工にて作製された、エッチング形成面49Sを挟む2面もインナーリード側にへこんだ凹状である。次いで、洗浄、エッチング抵抗層48の除去、レジスト膜(レジストパターン42A、42B)の除去を行い、インナーリード先端部49が微細加工された図4(a)に示すリードフレームを得た。エッチング抵抗層48とレジスト膜(レジストパターン42A、42B)の除去は水酸化ナトリウム水溶液により溶解除去した。

【0013】尚、上記実施例においては、エッチング加工にて、図3(a)に示ように、インナーリード先端部から導体部15を延設し、インナーリード先端部同士を繋げた形状にして形成したものを得て、導体部15をプレス等により切断除去して図1(a)に示す形状を得る。図3(a)に示すものを切断し、図1に示す形状にする際には、図3(b)に示すように、通常、補強のためポリイミドテープを使用する。図3(b)の規定で、プレス等により導体部15を切断除去し、図2(a)、図2(b)に示すように半導体素子20をインナーリード先端部11Aにバンパ21を介して搭載した後、図6(a)に示すワイヤボンディング接続のものと同様に、樹脂封止をするが、半導体素子は、テープをつけた状態のまま、図6(b)のように搭載され、そのまま樹脂封止される。

【0014】尚、本方法によるインナーリード先端部49の微細加工は、第二の凹部46の形状と、最終的に得られるインナーリード先端部の厚さしに左右されるもので、例えば、板厚1を50μmまで薄くすると、図4(e)に示す、平坦幅Wを100μmとして、インナーリード先端部チップ20、1.5mmまで微細加工可能となる。板厚1を30μm程度まで薄くし、平坦幅Wを70μm程度とすると、インナーリード先端部チップ20から1.2mm程度まで微細加工可能となるが、板厚1を平坦幅Wの1/2程度とすると、インナーリード先端部

チップは更に狭いピッチまで作製が可能となる。

【0015】

【発明の効果】本発明のリードフレームは、上記のように、半導体素子をバンパを介してインナーリード先端部に搭載する、樹脂封止型半導体装置に用いられるリードフレームにおいて、バンパとバンパを搭載するインナーリード先端部との位置ズレが起きても、電気的接続がしやすいものの提供を可能とするものであり、且つ、エッチング加工にてインナーリード先端部の微細加工が可能な構造としている。又、本発明のリードフレームの製造方法は、半導体装置の多端子化に伴う、リードフレームのインナーリード先端部の小ピッチ化・微細化に対応でき、且つ、半導体装置作製のためのアセンブリ工程や実装工程等の後工程にも対応できる。上記本発明のリードフレームの製造を可能とするものである。結局、本発明は、半導体装置用のリードフレームで、半導体装置の多端子化対応でき、且つ、半導体装置作製の後工程にも対応できる、高精細なリードフレームを提供することを可能としている。

【図面の簡単な説明】

【図1】実施例のリードフレーム

【図2】実施例のリードフレームを説明するための図

【図3】エッチング後のリードフレームの形状等を説明するための図

【図4】本発明実施例のリードフレームの製造工程図

【図5】従来のリードフレームのエッチング製造工程を説明するための図

【図6】樹脂封止型半導体装置図

【図7】従来のフリップチップ法を説明するための図

【符号の説明】

10	リードフレーム
11	インナーリード
11A	インナーリード先端部
12	アウターリード
13	ダムバー
14	フレーム部
15	導体
16	テープ
20、20a	半導体素子
21、21a	バンパ
25、25a	テープ
11	リードフレーム素材
42A、42B	レジストパターン
45	第一の凹部
46	第二の凹部
49	第三の凹部
49S	平坦部
48	エッチング抵抗層
49	インナーリード先端部

(7)

12

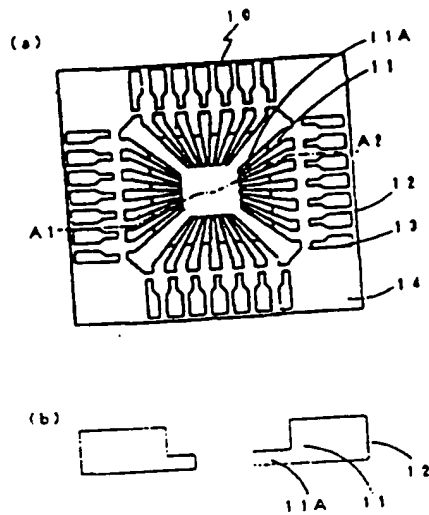
51
52
53
54
60, 60a
61, 61a
62
63, 63a
63aA
64, 64a

11
リードフレーム素材
フォトレジスト
レジストパターン
インナーリード
樹脂封止型半導体装置
半導体素子
ダンパッド
インナーリード
インナーリード先端部
アウターリード

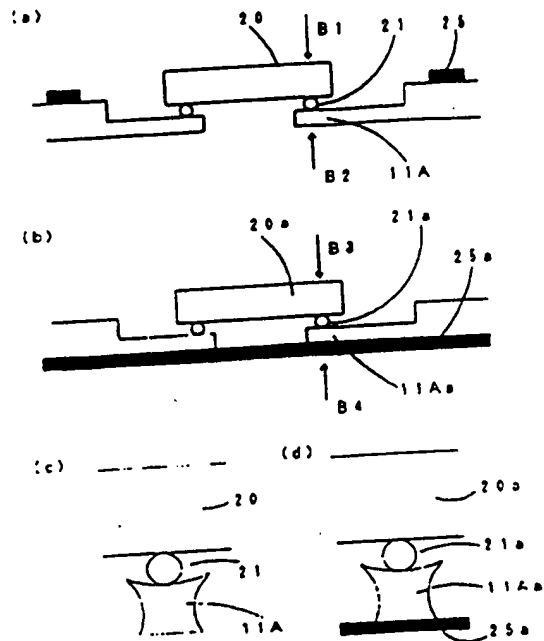
65, 65a
66
67
67a
70
71
72
72A
端部
10 73

樹脂
半導体素子電極部
ワイヤ
バンブ
半導体素子
バンブ
配線 (インナーリード)
電極部 (インナーリード先
セラミック基板

(11)

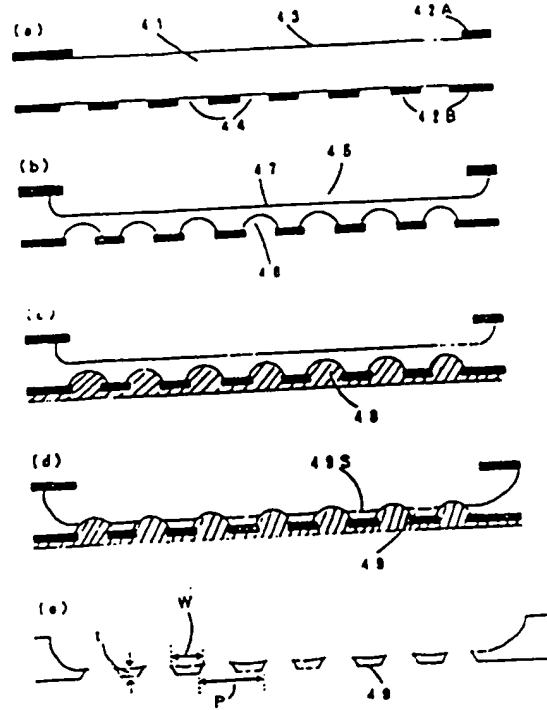
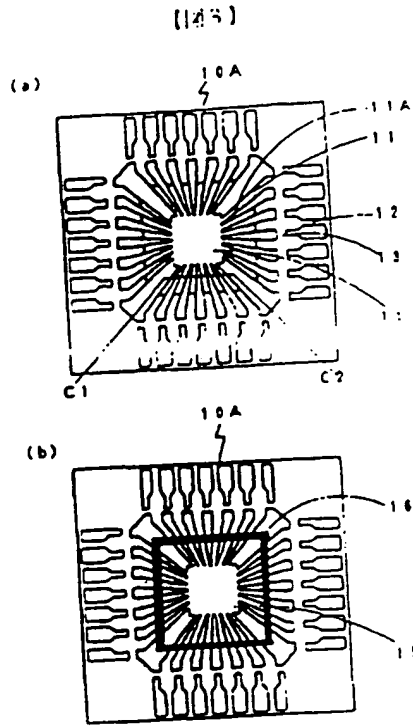


(12)

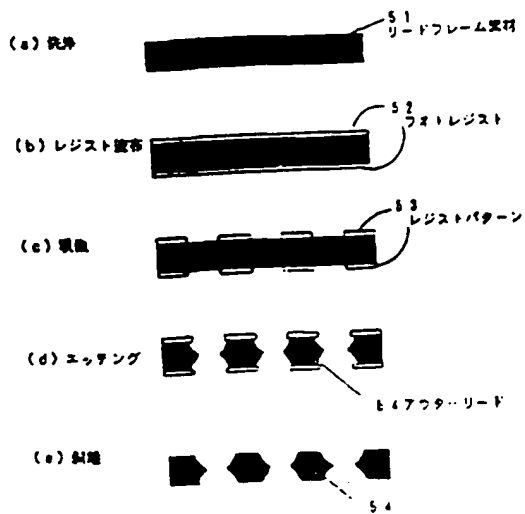


(8)

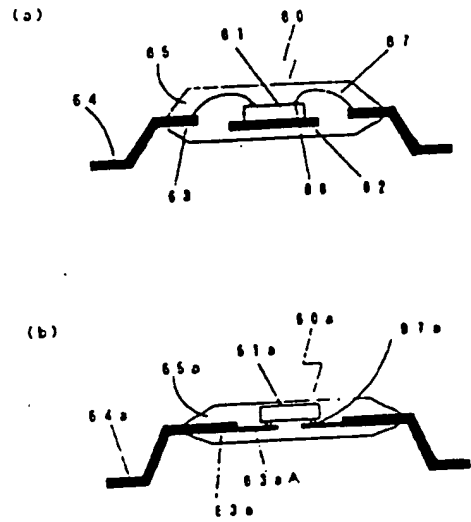
【図4】



【図5】



【図6】



(9)

(147)

